

24.
1



sensor
to image
a Euresys Company

회사 정보



sensor
to image
a Euresys Company

Sensor to Image는 GigE Vision, USB3 Vision 및 CoaXPress를 지원하는 산업용 카메라 인터페이스 IP 분야의 세계적인 선두 업체로 전 세계 150개 이상의 고객사를 보유하고 있습니다.

Sensor to Image의 솔루션은 카메라 및 임베디드 시스템 개발 시간을 최소화하면서 작은 설치 공간에서 고성능을 제공합니다. Sensor to Image는 15년 이상 GigE Vision 및 USB3 Vision과 GenICam의 기술 위원회에서 활동하고 있으며, 10년 동안 CoaXPress 표준을 공동으로 작성했습니다.

독일 손가우에 본사를 둔 Sensor to Image GmbH는 FPGA 기반 이미징 및 비디오 IP Core와 제품을 개발 및 판매하는 머신 비전 전문 기업입니다. 이 회사의 전문 지식은 하드웨어 엔지니어링 및 생산 지식과 결합된 AMD 및 인텔 플랫폼뿐만 아니라 GenICam, GigE Vision, CoaXPress, USB3 Vision 및 MIPI 표준을 포괄합니다. 1989년 설립된 이 회사는 산업용의 모듈식 PC 이미지 처리 카드 분야에서 명성이 높은 노하우를 축적했습니다.

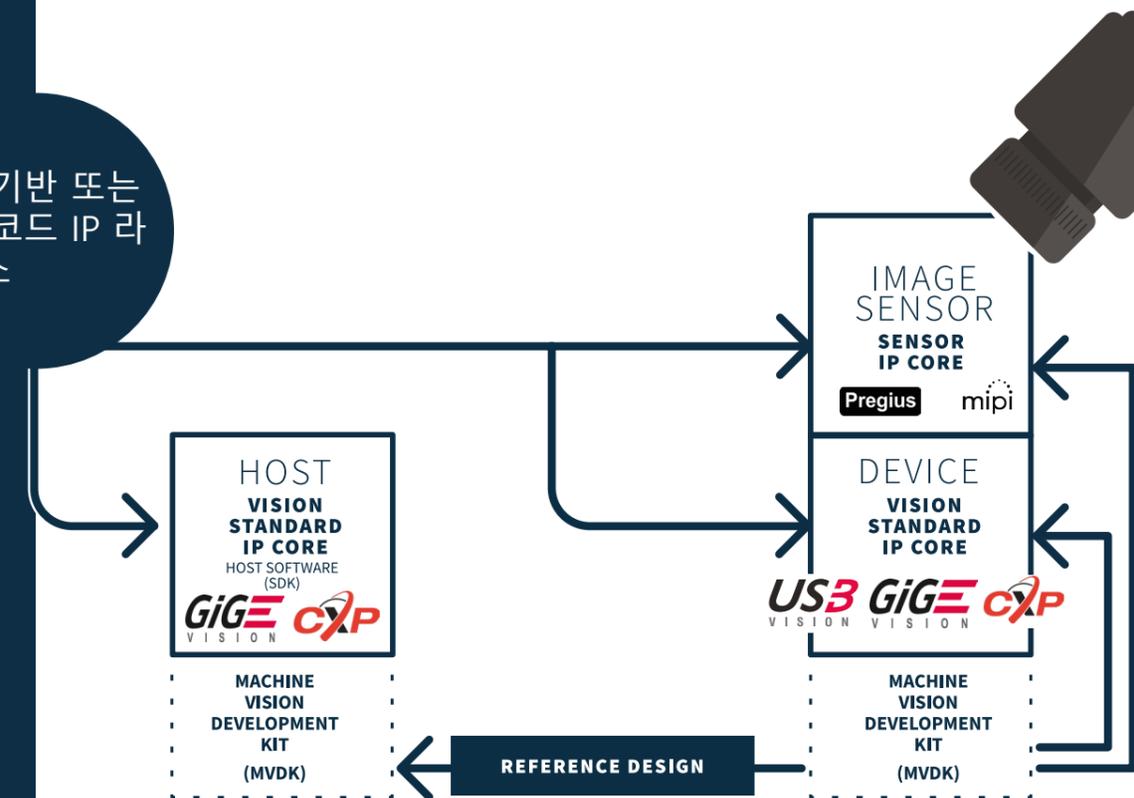
2017년부터 Sensor to Image는 Euresys 그룹의 자회사가 되어 그룹의 글로벌 역량과 광범위한 지원 및 공급망을 활용하고 있습니다.

현재 Sensor to Image의 주력 제품은 GigE Vision, CoaXPress, USB3 Vision IP Cores와 더불어 IMX Pregius, MIPI IP Cores입니다. AMD, Intel 및 Microchip PolarFire FPGA와 호환됩니다. 이 회사의 비전 표준 IP Core는 A3 및 J1A의 인증을 받았으며 Sensor to Image는 이러한 협회의 정회원입니다.

Sensor to Image는 자동차, 산업, 의료, 보안, 군사, 우주 분야에서 전 세계 150개 이상의 고객사에게 제품을 공급해 왔습니다. Sensor to Image는 AMD 및 마이크로칩 파트너 프로그램의 회원사이자 Intel 솔루션 파트너입니다. 선택한 Vision 표준(CoaXPress, GigE Vision, USB3 Vision 등)과 이미지 센서(Sony IMX Pregius, MIPI CSI-2 등)가 무엇이든 Sensor to Image는 머신 비전 프로젝트를 위한 구성 요소를 갖추고 있을 것입니다.



수량 기반 또는 소스 코드 IP 라이선스



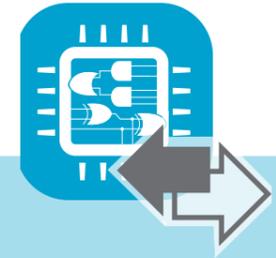
IP Core 개념

IP Core는 검증된 기능을 설계에 통합하기 위해 FPGA 개발에서 널리 사용됩니다. 특히 복잡한 설계에서 개발 시간을 단축하고 설계 품질을 향상합니다.

GigE Vision, USB3 Vision 및 CoaXPress 전송 레이어를 위한 Sensor to Image의 IP Core와 SubLVDS 및 MIPI-CSI2 센서 인터페이스는 고객이 자체 비전 구성 요소를 구축할 수 있도록 지원하도록 설계되었습니다.

일반적인 장치 설계는 여러 기능 블록과 FPGA 공급업체의 IP Core로 구성됩니다. 아키텍처가 복잡할 수 있으므로 개발자는 FPGA 및 펌웨어에 대한 충분한 지식이 필요합니다.

Sensor to Image의 IP Core를 쉽게 통합하기 위해 대상 플랫폼과 최대한 유사한 평가 플랫폼에 대해 완벽하게 작동하는 참조 설계를 제공하는 것이 당사의 철학입니다. 이러한 참조 설계는 통합 속도를 높이고 개발 비용을 절감하는 데 도움이 됩니다.

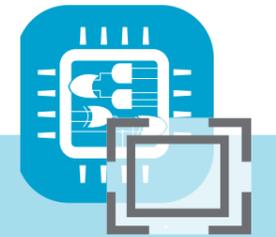


비전 표준 IP Core

GIGE VISION, USB3 VISION, COAXPRESS

주요 사양

- AMD, Intel 및 Microchip Polarfire FPGA와 호환
- 콤팩트, 커스터마이징 가능
- 작업용 참조 설계로 제공



센서 IP Core

SONY PREGIUS SUB-LVDS 및 MIPI CSI-2 이미지 센서를 위한 IP CORE

주요 사양

- 이미지 센서 데이터 역직렬화 및 디코딩
- 센서 구성을 위한 소프트웨어 라이브러리
- AMD FPGA와 호환
- 빠른 개발을 위한 작업용 참조 설계로 제공



MVDK

머신 비전 개발 키트

주요 사양

- 모든 주요 머신 비전 인터페이스를 단일 개발 보드에서 사용 가능
- GigE Vision, CoaXPress 및 USB3 Vision 호환 플랫폼
- Sony IMX Pregius 및 MIPI CSI-2 평가 플랫폼
- GigE Vision 최대 10Gbps, CoaXPress 최대 CXP-12
- AMD FPGA가 탑재된 Enclustra Mercury FPGA 모듈 지원



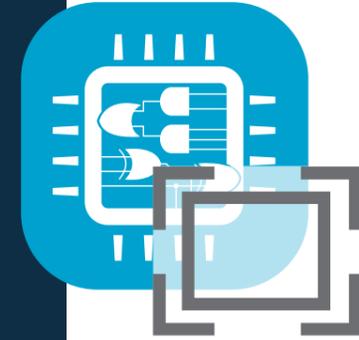
Vision Standard Software

USB3 및 GIGE VISION

주요 사양

- GigE Vision 및 USB3 Vision를 위한 Host Software SDK
- GigE Vision 카메라 시뮬레이터
- Windows 및 Linux와 호환
- 소스 코드로 사용 가능

유연한 IP Core 라이선싱 모델



Sensor to Image는 자사의 지적 재산(IP)을 사용할 수 있는 라이선스를 부여합니다. 사용 사례에 따라 다양한 라이선싱 모델을 사용할 수 있습니다. 라이선싱은 일반적으로 "프로젝트 라이선스"로 이루어지며, 이는 다음을 의미합니다.

- 하나의 FPGA 제품군
- 전담 설계 팀
- FPGA 제품군을 변경하려면 "프로젝트 업그레이드"가 필요
- 다중 프로젝트 라이선싱은 더 높은 가격과 일부 지원 제약이 있음

생산량과 설계 복잡성에 따라 라이선싱 모델이 다음에 대해 제공될 수 있습니다.

- 암호화된 VHDL IP Core를 포함한 단일 라이선스. 이 라이선싱 모델은 초기 비용이 가장 낮지만, S2I에서 직접 구매하는 라이선스 칩에 대한 반복 비용이 발생합니다. 이 모델은 "Starter Edition"으로 표준 참조 설계와 매우 유사하고 생산 수량이 적은 설계에 적합합니다. 이 모델에서는 IP의 모든 기능이 지원되지 않습니다.
- 추가 지원, 라이선스 칩(필요한 경우) 및 때로는 VHDL 소스 코드 비용 절감을 포함한 볼륨 라이선스, 볼륨 및 업그레이드 할인이 제공됩니다. 이 모델은 "Professional Edition"이며 복잡한 설계나 대량 생산에 적합합니다.

선택적 유지 관리 계약을 통해 IP를 최신 상태로 유지하고 장기적인 지원을 받을 수 있습니다.

머신 비전 표준

기술 표준은 시장을 단순화하고 특정 기술의 복잡성을 줄이는 데 도움이 됩니다. 머신 비전 업계에서 표준은 다양한 공급업체의 제품을 비교하고 상호 운용성을 지원하며 폭넓은 시장 수용성을 확보하는 데 도움이 됩니다.

지난 20년 동안 업계는 점점 더 다양해지는 사용 사례를 해결하기 위해 몇 가지 새로운 디지털 표준을 개발하고 유지해 왔습니다.

전송 레이어 표준은 카메라의 레지스터에 대한 액세스를 제공하고 이미지 또는 기타 데이터의 데이터 스트림을 정의합니다.

Sensor to Image가 IP Core를 제안하는 가장 중요한 전송 레이어 표준은 다음과 같습니다.



GigE Vision

GigE Vision은 기가비트 이더넷 통신 프로토콜을 사용하여 개발된 세계 카메라 인터페이스 표준입니다. GigE Vision을 통해 매우 긴 길이에 걸쳐 저가의 표준 케이블을 사용하여 이미지를 빠르게 전송할 수 있습니다. GigE Vision을 사용하면 다양한 공급업체의 하드웨어와 소프트웨어가 GigE 연결을 통해 원활하게 상호 운용될 수 있습니다.

GigE Vision은 전 세계적으로 널리 채택된 인터페이스로, 현재 수십 개의 주요 기업이 수백 가지의 GigE Vision 호환 제품을 제공하고 있습니다. GigE Vision은 다음과 같은 많은 이점을 제공합니다.

- **속도성:** 높은 대역폭(115 MiB/s@1Gbps, 1150MiB/s@10Gbps)으로 대용량 이미지를 실시간으로 빠르게 전송
- **풍부성:** 구리선을 통해 최대 100m까지, 또는 광케이블을 통해 그 이상의 길이까지 성능 저하 없는 데이터 전송
- **표준:** 저비용 CAT5e 또는 CAT6 케이블 및 표준 커넥터
- **확장성:** 이더넷의 빠른 성장에 따른 높은 확장성
- **저비용:** 표준 하드웨어 및 케이블을 통해 쉽고 저비용으로 통합 가능



USB3 Vision

USB3 Vision® 인터페이스는 현재 모든 PC와 많은 임베디드 시스템에서 볼 수 있는 표준 USB 3.x 인터페이스를 기반으로 합니다. 이 표준을 활용하는 카메라 및 기타 장치는 여러 공급업체의 다양한 제품과 호환됩니다.

- 높은 대역폭과 낮은 성능의 오버헤드
- 사용하기 쉬운 플러그 앤 플레이 인터페이스
- 동일한 패시브 케이블을 통해 최대 5미터까지 전원 및 데이터 제공(액티브 케이블의 경우 그 이상)



CoaXPress

CoaXPress 디지털 인터페이스는 고속 이미지 데이터 전송을 위해 개발되었으며 주로 머신 비전 애플리케이션용으로 제작되었습니다. 이 인터페이스는 다른 이미징 애플리케이션과 다른 분야의 고속 데이터 전송에도 적합합니다. CoaXPress는 동축 케이블을 물리적 매체로 사용하며 최근에는 광 케이블도 지원합니다.

CoaXPress는 일본 산업 이미징 협회(JIIA)가 주최합니다. JIIA CoaXPress 기술 위원회는 표준의 작성 및 유지 관리를 담당합니다. CoaXPress 컨소시엄과 A3 및 EMVA 회원을 위한 CoaXPress Liaison Group도 기여하고 있습니다.



CoaXPress-over-Fiber

CoaXPress-over-Fiber 개념은 이더넷 물리적 매체 토폴로지와 이더넷 물리적 레이어의 인터페이스에 CoaXPress 프로토콜을 매핑하는 일련의 규칙을 기반으로 합니다. 이러한 규칙에 따라 CoaXPress 표준을 위한 새로운 광섬유 구성 요소를 설정할 필요 없이 사용 가능한 기존 이더넷 구성 요소를 통해 CoaXPress 프로토콜을 전송할 수 있도록 CoaXPress to Ethernet Physical Layer(CXP-PHY) 브리지가 지정됩니다.

(출처: automate.org 및 jiaa.org)



GenICam

GenICam은 산업용 카메라를 컴퓨터 소프트웨어 애플리케이션(예: 머신 비전)에 연결하기 위한 세계 표준 세트입니다. 이를 통해 이미지 처리, 획득 및 전송의 문구, 인터페이스 및 프로세스를 균일화할 수 있습니다. 모든 사용자에게 공통된 이름과 구성 세트를 제공함으로써 공급업체의 구현 세부 사항, 기능 세트 또는 인터페이스 기술에 관계없이 커뮤니케이션을 보장합니다. 이는 GigE Vision, USB3 Vision, CoaXPress 또는 Camera Link와 같은 비디오 표준의 기반이 됩니다.

Sensor to Image는 개발자가 장치와 소프트웨어를 더 쉽게 개발할 수 있게 해주는 제품을 제공합니다. 이를 위해 당사는 다음 페이지에 있는 다양한 FPGA IP Core 및 소프트웨어 개발 키트를 제공합니다.

GigE Vision Device IP Core

FPGA를 위한 GigE Vision Device IP Core

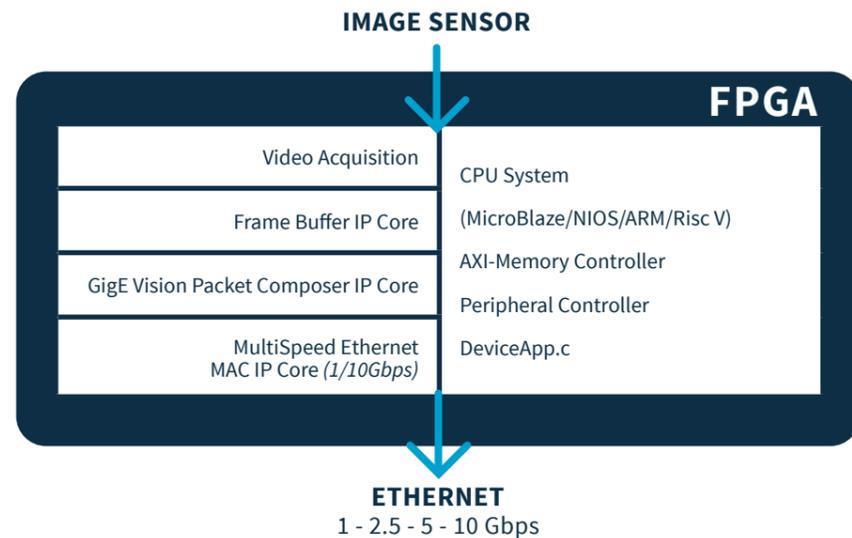


주요 사양

- AMD 7 시리즈 이상 및 Intel Cyclone V 이상의 장치와 호환
- Microchip PolarFire와 예비 호환성
- 콤팩트, 커스터마이징 가능
- 1Gbps부터 10Gbps 이상까지 속도 지원
- 작업용 참조 설계로 제공

GigE Vision IP Core 설명

GigE Vision은 잘 알려진 이더넷 기술을 기반으로 하는 비전 애플리케이션을 위한 표준 통신 프로토콜입니다. 이 프로토콜을 이용하면 GigE Vision 장치와 TCP/IP 프로토콜 군을 실행하는 PC 간에 쉽게 접속할 수 있습니다. Sensor to Image는 GigE Vision 인터페이스를 사용하여 FPGA 기반 송신기 제품을 구축할 수 있는 IP Core 세트와 개발 프레임워크를 제공합니다. GigE Vision의 속도, 특히 1Gbps 이상의 속도 때문에 발신자는 임베디드 GigE 코어의 빠른 FPGA 기반 구현이 필요합니다. GigE Vision 코어 세트는 AMD 7 시리즈 이상의 장치, Intel Cyclone V 이상의 장치 및 Microchip PolarFire와 호환됩니다.



리소스 사용

GigE Vision Host IP Core

FPGA를 위한 GigE Vision Host IP Core

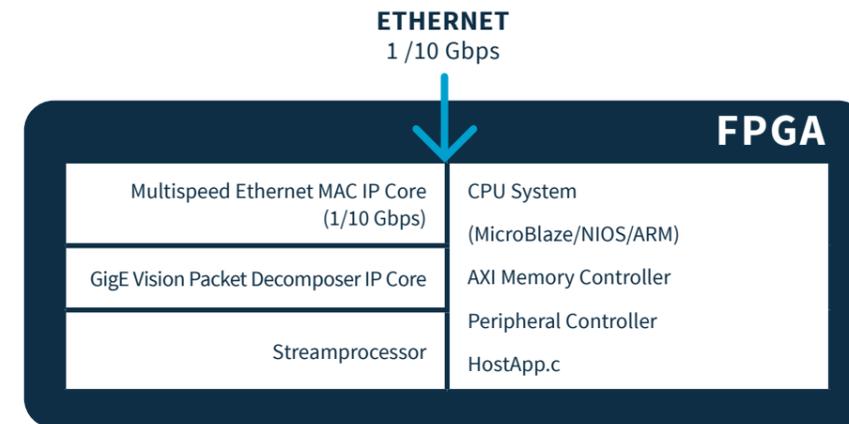


주요 사양

- AMD 7 시리즈 이상 및 Intel Cyclone V 이상의 장치와 호환
- 콤팩트, 커스터마이징 가능
- 1Gbps부터 10Gbps 이상까지 속도 지원
- 작업용 참조 설계로 제공

GigE Vision Host IP Core 설명

GigE Vision은 잘 알려진 이더넷 기술을 기반으로 하는 비전 애플리케이션을 위한 표준 통신 프로토콜입니다. 이 프로토콜을 이용하면 GigE Vision 장치와 TCP/IP 프로토콜 군을 실행하는 PC 간에 쉽게 접속할 수 있습니다. Sensor to Image는 GigE Vision 인터페이스를 사용하여 FPGA 기반 수신기 제품을 구축하기 위한 IP Core 세트와 개발 프레임워크를 제공합니다. GigE Vision의 속도, 특히 1Gbps 이상의 속도 때문에 수신자는 임베디드 GigE 코어의 빠른 FPGA 기반 구현이 필요합니다. GigE Vision 코어 세트는 AMD 및 Intel 장치와 호환됩니다.



리소스 사용

GigE Vision Host Software

GigE Vision 호환 애플리케이션을 위한 소프트웨어 개발 키트



주요 사양

- GigE Vision 및 GenICam 호환 SDK
- Windows 및 Linux 운영 체제와 호환
- X86 및 ARM32/64 지원
- Source Code 사용 가능

Sphinx GigE Vision 전송 레이어 SDK 설명

Sensor to Image는 고성능 이미지 취득 애플리케이션을 빠르고 쉽게 설계하는 데 필요한 빌딩 블록을 제공하는 기능이 풍부한 소프트웨어 도구 키트를 제공합니다.

이 소프트웨어 키트는 다음의 여러 구성 요소로 이루어져 있습니다.

Sphinx GigE Vision Viewer는 GigE Vision 호환 카메라를 검색하고 구성할 수 있는 데스크톱 애플리케이션입니다. 또한 GigE Vision 스트림을 수신하고 표시합니다.

전송 레이어 라이브러리(Sphinx GigE Vision Library)는 모든 하위 수준의 전송 레이어 관련 작업을 구현하고 직관적인 독점 API를 제공하거나 GenTL 호환 인터페이스를 통해 GenTL 프로듀서 역할을 합니다. 성능 최적화를 위해 CPU 부하를 줄이고 시스템 안정성을 높이기 위한 필터 드라이버가 제공됩니다.

Sphinx GigE Vision SDK는 버전 2.2까지 GigE Vision 사양에 명시된 모든 필수 기능 및 대부분의 선택적 기능을 지원합니다. Windows와 Linux 운영 체제 모두 지원됩니다.

라이선스에 따라 SDK의 구성 요소가 부분적으로 또는 전체적으로 C 소스 코드로 제공됩니다.

GigE Vision Server

소프트웨어 기반 GigE Vision 장치 구현

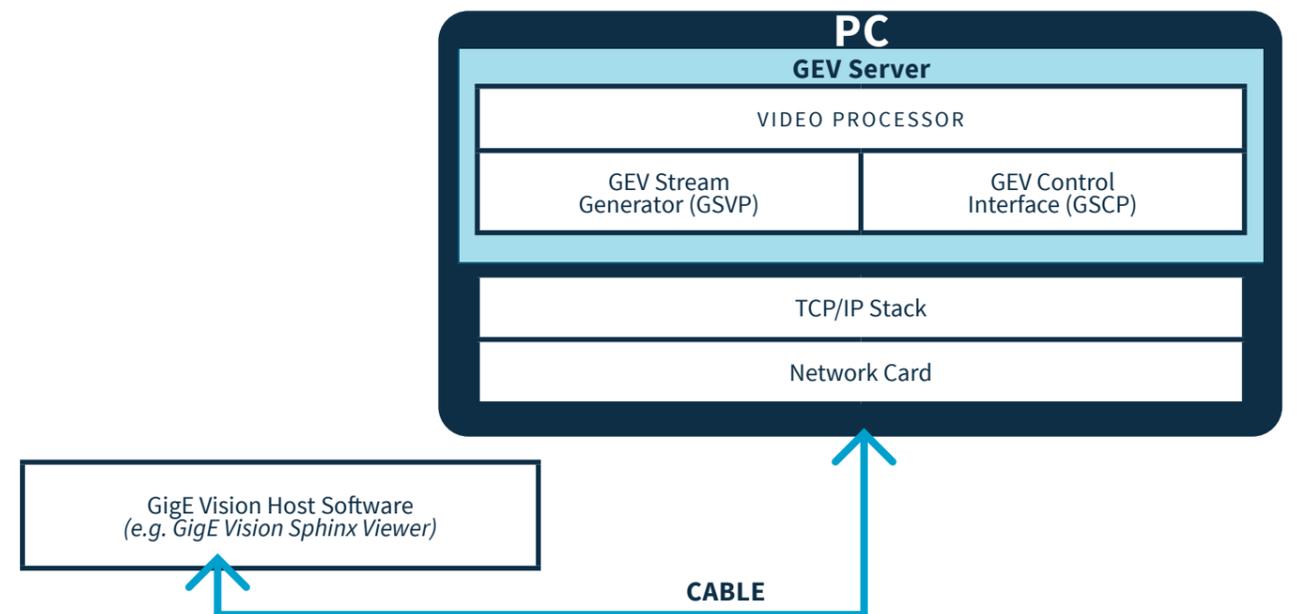


주요 사양

- GigE Vision 송신기를 에뮬레이트하기 위한 GigE Vision 및 GenICam 호환 SDK
- Windows 및 Linux 운영 체제와 호환
- X86 및 ARM32/64 지원
- 전체 소스 코드 제공

Sphinx GigE Vision 서버 설명

GigE Vision 서버 소프트웨어 패키지는 소프트웨어 기반 GigE Vision 장치 애플리케이션을 만들기 위한 것입니다. 이는 높은 데이터 속도 요구 사항이 없는 소프트웨어 기반 GigE Vision 에뮬레이션 또는 CPU 기반 장치(해당 애플리케이션의 경우 FPGA IP Core 참조) 또는 GigE Vision 장치의 프로토타이핑에 유용합니다. 이 패키지를 사용하면 Windows 또는 Linux 운영 체제용 GigE Vision 1.x 또는 2.x 호환 장치를 설계할 수 있습니다. 서버는 전체 C 소스 코드로 제공되므로 특정 기능으로 확장할 수 있습니다.





CoaXPress Device IP Core

FPGA를 위한 CoaXPress Device IP Core

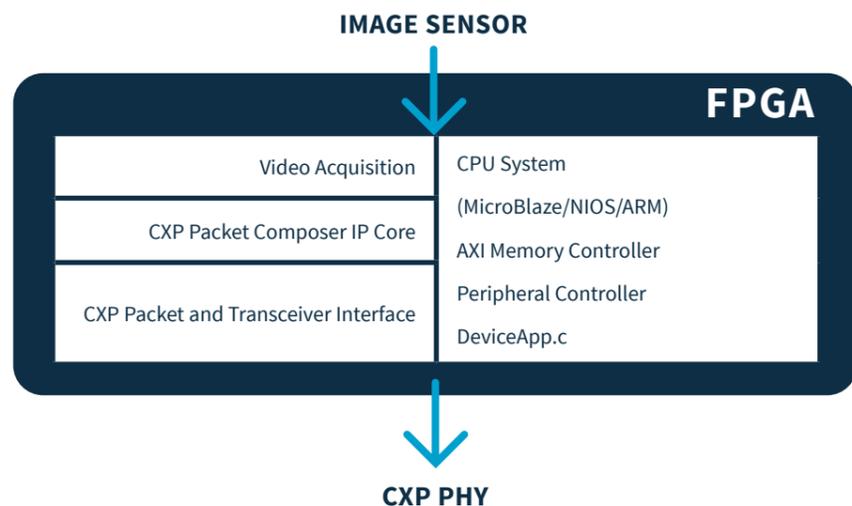


주요 사양

- AMD 7 시리즈 이상 및 Intel Cyclone 10 이상의 장치와 호환
- Microchip PolarFire와 예비 호환성
- 콤팩트, 커스터마이징 가능
- 1Gbps부터 50Gbps 이상까지 속도 지원
- 작업용 참조 설계를 함께 제공

CoaXPress IP Core 설명

CoaXPress(CXP)는 널리 사용되는 동축 케이블을 기반으로 하는 비전 애플리케이션을 위한 표준 통신 프로토콜입니다. 이 프로토콜은 카메라와 프레임 그래버 간에 쉽게 접속할 수 있게 해 주고, GenICam 소프트웨어 표준을 지원합니다. Sensor to Image는 CoaXPress 인터페이스를 사용하여 FPGA 기반 송신기를 구축하기 위한 IP Core 세트와 개발 프레임워크를 제공합니다. CXP의 속도로 인해 발신자는 임베디드 트랜시버를 사용하여 FPGA 기반 빠른 CXP 코어 구현이 필요합니다. CXP 코어는 AMD 7 시리즈 이상의 장치, Intel Cyclone 10 이상의 장치 및 Microchip PolarFire 시리즈와 호환됩니다.



리소스 사용



CoaXPress Host IP Core

FPGA를 위한 CoaXPress Host IP Core

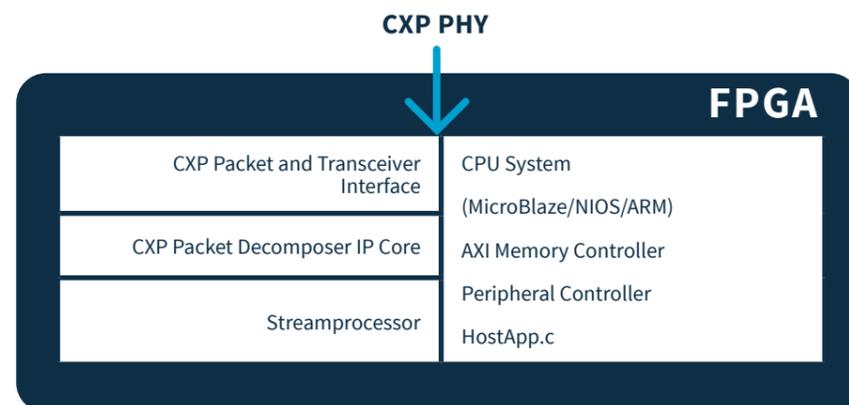


주요 사양

- AMD 7 시리즈 이상 및 Intel Cyclone 10 이상의 장치와 호환
- 콤팩트, 커스터마이징 가능
- 1Gbps부터 50Gbps 이상까지 속도 지원
- 작업용 참조 설계로 제공

CoaXPress Host IP Core 설명

CoaXPress(CXP)는 널리 사용되는 동축 케이블을 기반으로 하는 비전 애플리케이션을 위한 표준 통신 프로토콜입니다. 이 프로토콜은 카메라와 프레임 그래버 또는 임베디드 프로세서 간에 쉽게 접속할 수 있게 해 주고, GenICam 소프트웨어 표준을 지원합니다. Sensor to Image는 CoaXPress 인터페이스를 사용하여 FPGA 기반 수신기를 구축하기 위한 IP Core 세트와 개발 프레임워크를 제공합니다. CXP의 속도로 인해 수신자는 임베디드 트랜시버를 사용하여 FPGA 기반 빠른 CXP 코어 구현이 필요합니다. CXP Host 코어는 AMD 및 Intel 장치와 호환됩니다.

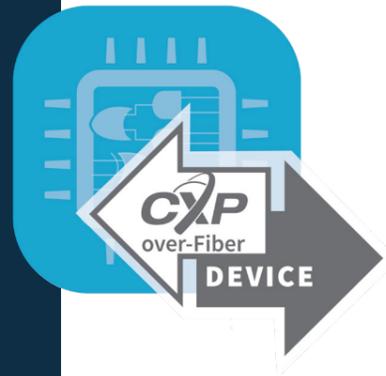


리소스 사용



CoaXPress over-Fiber Device Bridge IP Core

FPGA를 위한 CoaXPress-over-Fiber
Device Bridge IP Core



주요 사양

- CXP-to-nGMII Bridge IP Core
- AMD 7 시리즈 이상 및 Intel Cyclone/Arria 10 10/Agilex와 호환
- S2I 및 타사 CoaXPress Device IP Core와 호환
- 작업용 참조 설계(S2I CoaXPress Device IP Core 라이선스가 있는 경우) 및 광범위한 시뮬레이션 테스트벤치로 제공

CoaXPress-over-Fiber Bridge IP Core 설명

CoaXPress-over-Fiber 장치 Bridge IP Core를 사용하면 CoaXPress Device IP Core를 FPGA 내부의 nGMII(10/25Gbps 미디어 독립 인터페이스) 버스에 연결할 수 있습니다. nGMII는 IEEE Std 802.3 46 항에 정의된 대로 10/25G 이더넷 물리 레이어에 대한 주요 액세스입니다. 이 인터페이스의 일반적인 특성으로 인해 CoaXPress 신호가 PCS/PMA 이더넷 하위 레이어로 쉽게 매핑됩니다. IP는 CoaXPress 제어 및 스트리밍 패킷을 이더넷 PCS/PMA 블록으로 향하는 nGMII 패킷으로 변환합니다.



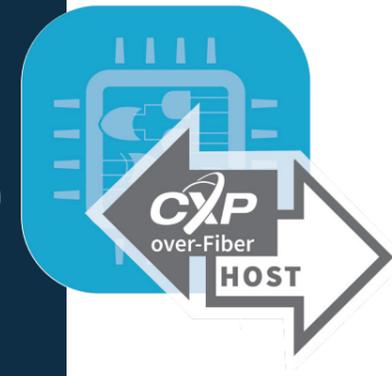
CoaXPress-over-Fiber란 무엇인가?

CoaXPress-over-Fiber는 광섬유를 통한 전송을 지원할 수 있는 기존 CoaXPress 사양의 단순하지만 중요한 확장판입니다. CoaXPress(CXP)는 고 대역폭 컴퓨터 비전 애플리케이션을 위한 사실상의 표준입니다. 이 사양의 최신 버전인 CoaXPress 2.1은 동축 구리 케이블을 통한 12.5Gbps(초당 기가비트) 연결인 CXP-12 속도를 지정합니다. CoaXPress에서는 링크 통합이 일반적이므로 4개의 CXP-12 연결로 50Gbps(12.5 x 4)의 대역폭을 쉽게 달성할 수 있습니다. CoaXPress-over-Fiber는 CoaXPress 사양에 대한 추가 기능으로 설계되었습니다. 또한 광섬유를 포함한 표준 이더넷 연결을 통해 수정되지 않은 상태로 CoaXPress 프로토콜을 실행하는 방법을 제공합니다. 따라서 CoaXPress-over-Fiber는 이더넷을 위해 설계된 표준 전자 장치, 커넥터 및 케이블을 사용하지만, 프로토콜은 이더넷이나 GigE Vision이 아닌 CoaXPress입니다.

리소스
사용

CoaXPress over-Fiber Host Bridge IP Core

FPGA를 위한 CoaXPress-over-Fiber
Host Bridge IP Core

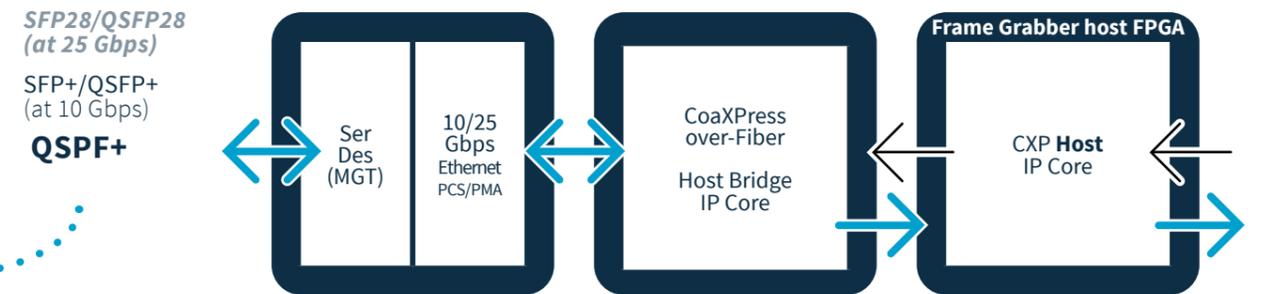


주요 사양

- nGMII-to-CXP Bridge IP Core
- AMD 7 시리즈 이상 및 Intel Cyclone/Arria 10/Agilex와 호환
- S2I 및 타사 CoaXPress Host IP Core와 호환
- 작업용 참조 설계(S2I CoaXPress Host IP Core 라이선스가 있는 경우) 및 광범위한 시뮬레이션 테스트벤치로 제공

CoaXPress-over-Fiber Bridge IP Core 설명

CoaXPress-over-Fiber Host Bridge IP Core를 사용하면 CoaXPress Host IP Core를 FPGA 내부의 nGMII(10/25Gbps 미디어 독립 인터페이스) 버스에 연결할 수 있습니다. nGMII는 IEEE Std 802.3 46 항에 정의된 대로 10/25G 이더넷 물리 레이어에 대한 주요 액세스입니다. 이 인터페이스의 일반적인 특성으로 인해 CoaXPress 신호가 PCS/PMA 이더넷 하위 레이어로 쉽게 매핑됩니다. IP는 이더넷 PCS/PMA 블록에서 수신한 nGMII 패킷을 CoaXPress 패킷으로 다시 변환합니다.



나의 애플리케이션에 CoaXPress-over-Fiber를 사용하면 어떤 이점이 있나요?

- 'CXP-to-nGMII'(장치) 또는 'nGMII-to-CXP'(호스트) Bridge IP Core로 사용 가능
- 초고속 데이터/프레임 속도
- 어떤 길이로도 사용할 수 있는 다양한 액세서리 및 케이블 옵션
- 낮은 CPU 오버헤드, 짧은 대기 시간, 낮은 지터 이미지 캡처
- PC 성능 당 최대 카메라 수
- 매우 경쟁력 있는 가성비
- J11A 표준화로 인한 광범위한 업계 수용
- CXP25에 대한 준비

리소스
사용

USB3 Vision Device IP Core

FPGA를 위한 USB3 Vision Device IP Core

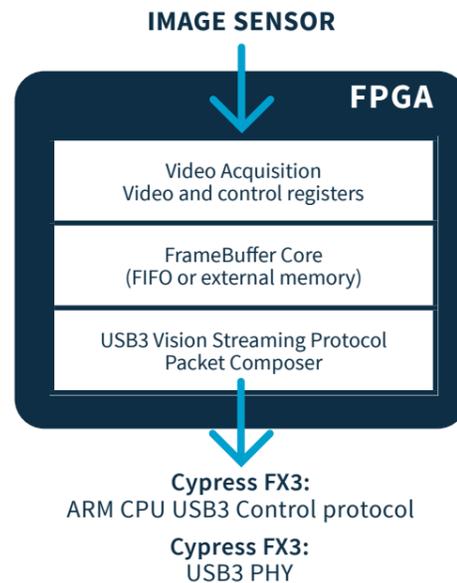


주요 사양

- AMD 7 시리즈 이상 및 Intel Cyclone V 이상의 장치와 호환
- 콤팩트, 커스터마이징 가능
- 작업용 참조 설계로 제공

USB3 Vision IP Core 설명

USB3 Vision은 광범위하게 사용되는 USB 3.0 인터페이스를 기반으로 하는 비전 애플리케이션을 위한 표준 통신 프로토콜입니다. 프로토콜이 표준이고 GenICam을 지원하기 때문에 이를 통해 카메라와 PC 간에 쉽게 인터페이스할 수 있습니다. Sensor to Image는 USB3 Vision 인터페이스를 사용하여 FPGA 기반 제품을 구축하기 위한 IP Core 세트와 개발 프레임워크를 제공합니다. USB3 Vision의 속도로 인해 송신기와 수신기는 임베디드 USB 코어의 빠른 FPGA 기반 구현이 필요합니다. USB3 Vision IP Core는 AMD 7 시리즈 이상의 장치 및 Intel Cyclone V 이상의 장치와 호환됩니다.



리소스 사용

USB3 Vision Host Software

USB3 Vision 호환 애플리케이션을 위한 소프트웨어 개발 키트



주요 사양

- USB3 Vision 및 GenICam 호환 SDK
- Windows 및 Linux 운영 체제와 호환
- Source Code 사용 가능

Sphinx USB3 Vision 전송 레이어 SDK 설명

Sensor to Image는 고성능 이미지 취득 애플리케이션을 빠르고 쉽게 설계하는 데 필요한 빌딩 블록을 제공하는 기능이 풍부한 소프트웨어 도구 키트를 제공합니다.

이 소프트웨어 키트는 다음의 여러 구성 요소로 이루어져 있습니다.

Sphinx USB3 Vision Viewer는 USB3 Vision 호환 카메라를 검색하고 구성할 수 있는 데스크톱 애플리케이션입니다. 또한 USB3 Vision 스트림을 수신하고 표시합니다.

전송 레이어 라이브러리(Sphinx USB3 Vision Library)는 모든 하위 수준의 전송 레이어 관련 작업을 구현하고 직관적인 독점 API를 제공하거나 GenTL 호환 인터페이스를 통해 GenTL 프로듀서 역할을 합니다. 소프트웨어는 맞춤형 USB3 Vision 클래스 드라이버와 함께 제공됩니다.

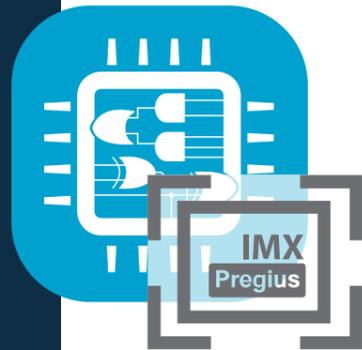
Sphinx USB3 Vision SDK는 버전 1.2까지 USB3 Vision 사양에 명시된 모든 필수 기능 및 대부분의 선택적 기능을 지원합니다. Windows와 Linux 운영 체제 모두 지원됩니다.

라이선스에 따라 SDK의 구성 요소가 부분적으로 또는 전체적으로 C 소스 코드로 제공됩니다.

Pregius

IMX Pregius IP Core

Sony Pregius Sub-LVDS 이미지 센서를 위한 IP Core

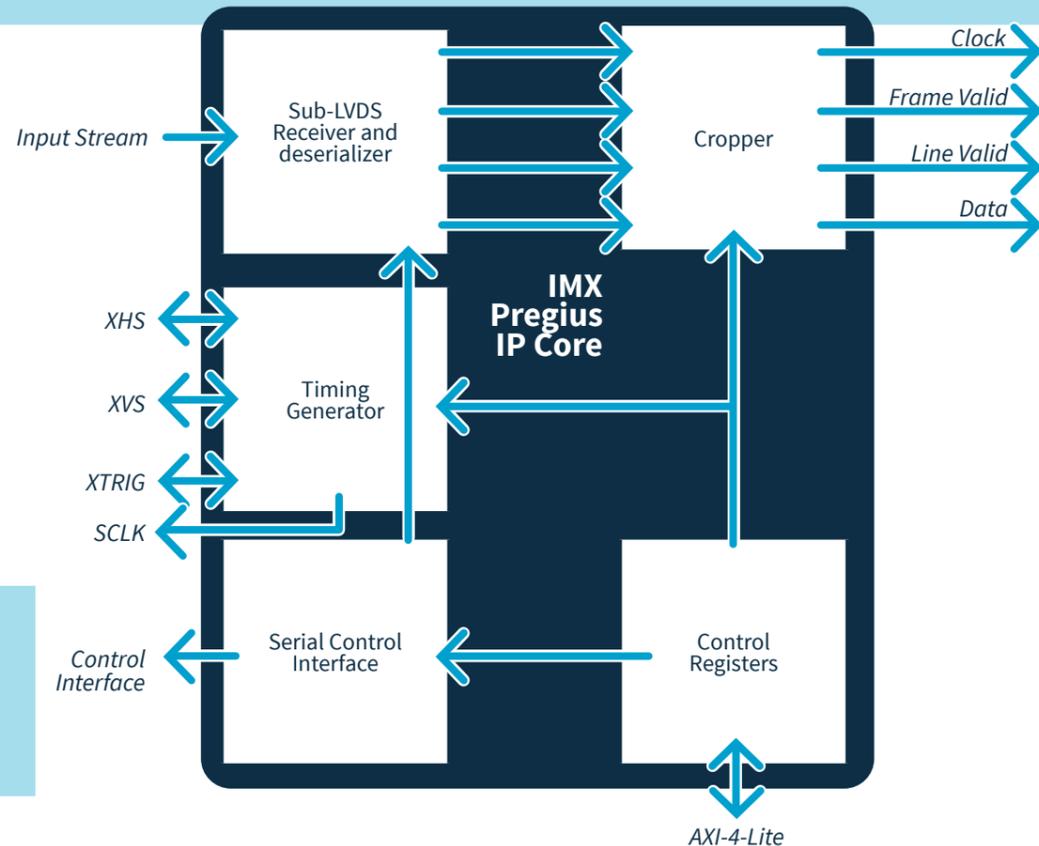


주요 사양

- Sub-LVDS 판독 및 디코딩 블록
- SPI 기반 센서 구성 모듈
- 센서 구성을 위한 소프트웨어 라이브러리
- 자유 실행 또는 트리거된 판독 모드

IMX Pregius IP Core 설명

Sony의 IMX Pregius는 광범위하게 사용되는 일련의 고품질 CMOS 이미지 센서입니다. S2I의 IMX Pregius IP Core는 이러한 센서를 지원하며, 센서의 데이터를 읽고 센서를 제어할 수 있습니다. 이는 S2I의 MVDK 및 표준 FPGA 평가 키트와 호환되는 FMC 모듈과 함께 합의된 공통 전달 플랫폼에서 실행되는 완벽하게 작동하는 참조 설계로 제공됩니다. 이는 함께 카메라를 설계하는 쉬운 방법을 제공합니다.



리소스 사용

mipi

MIPI CSI-2 Receiver IP Core

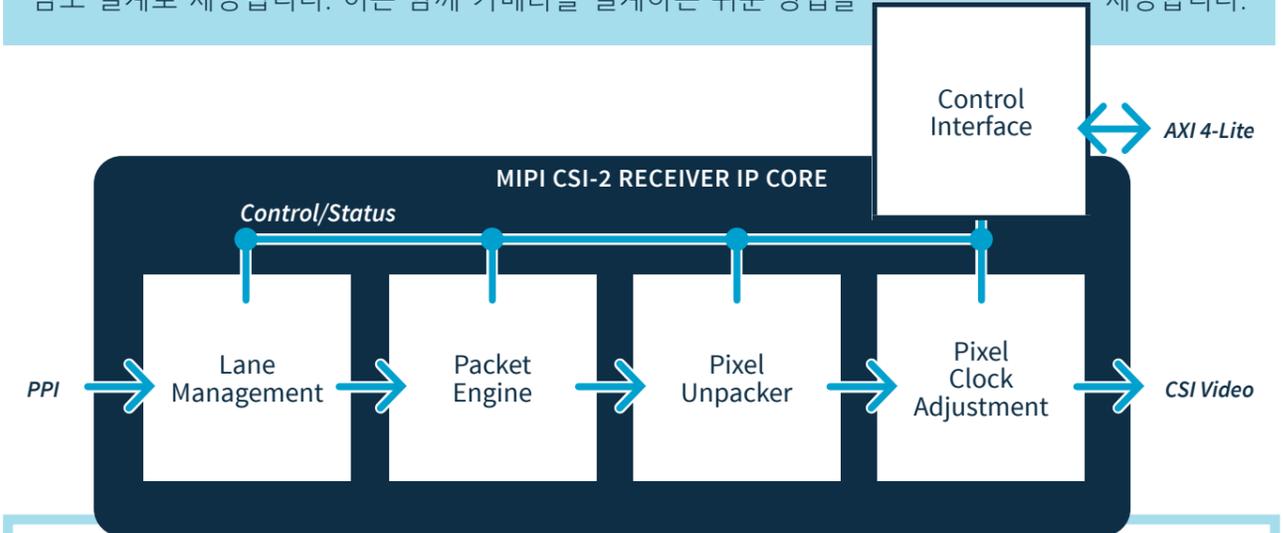
MIPI CSI-2 이미지용 IP Core

주요 사양

- MIPI CSI-2 수신기 및 디코딩 블록
- MIPI 레인의 구성 가능한 수
- AMD D-PHY IP 사용
- 빠른 개발을 위한 작업용 참조 설계로 제공

MIPI CSI-2 IP Core 설명

MIPI 인터페이스를 갖춘 이미지 센서는 휴대폰뿐만 아니라 산업 및 자동차 애플리케이션에도 사용됩니다. 이러한 애플리케이션에는 제어 및 추가 처리를 위해 FPGA가 필요한 경우가 많습니다. 이 IP는 다양한 공급업체의 MIPI 센서를 FPGA에 접속하는 데 도움이 됩니다. IP는 일반적으로 FPGA 공급업체에서 제공하는 기존 D-PHY 구현에 따라 달라집니다. IP는 S2I의 MVDK 및 표준 FPGA 평가 키트와 호환되는 MIPI FMC 모듈과 함께 합의된 공통 전달 플랫폼에서 실행되는 완벽하게 작동하는 참조 설계로 제공됩니다. 이는 함께 카메라를 설계하는 쉬운 방법을 제공합니다.



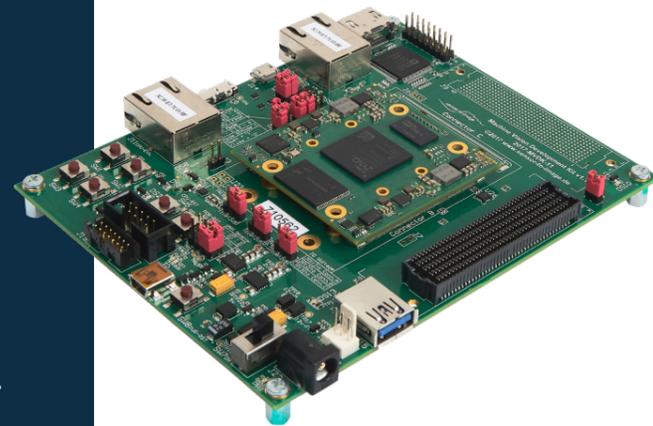
주요 기능

- FPGA 기술 독립적
- 다양한 D-PHY 구현에 연결하는 PPI 인터페이스
- 1, 2 또는 4개의 데이터 레인으로 구성 가능
- 모든 라인 속도(사용된 FPGA에 의해 제한)
- RAW8, RAW10, RAW12, RAW14, RAW16 표준 MIPI 데이터 유형
- 내장된 데이터 디코딩
- 픽셀 언패킹없이 재순서된 바이트 스트림의 직접 출력
- AXI4-Lite 슬레이브 컨트롤 인터페이스

리소스 사용

MVDK

머신 비전 개발 키트



Notes

MVDK 설명

S2I의 MVDK(머신 비전 개발 키트)는 S2I의 IP Core에 기반한 제품 평가 및 개발을 손쉽게 해주는 하드웨어 플랫폼으로 모든 주요 산업 비전 인터페이스를 사용합니다. MVDK 베이스 보드는 FMC(FPGA 메자닌 카드)를 사용하여 자유롭게 구성 가능합니다. 이 보드는 비전 센서로의 인터페이스를 제공하고, GigE Vision, USB3 Vision 및 CoaXPress 카메라(장치)를 개발할 수 있게 할 뿐 아니라 GigE Vision 및 CoaXPress 호스트를 설계할 수 있게 합니다.

하드웨어 및 참조 설계

MVDK는 Enclustra Mercury FPGA 모듈 및 FMC 인터페이스 보드와 함께 제공됩니다. 모든 기능을 갖춘 참조 설계가 함께 제공됩니다. 이 두 가지를 함께 사용하면 개발 시간을 최소화하고 작은 설치 공간에서 최고의 성능을 구현하면서 설계를 맞춤화할 수 있는 충분한 유연성을 확보할 수 있습니다.

CoaXPress 개발

CoaXPress 개발을 위해 제공되는 MVDK에는 장치(카메라) 또는 호스트(프레임 그래버) 설계를 위해 두 개 또는 네 개의 CXP-6 또는 CXP-12 연결이 있는 FMC가 포함되어 있습니다. 디바이스 및 호스트 참조 설계는 CoaXPress와 완벽하게 호환됩니다.

USB3 Vision 개발

USB3 개발에 사용할 수 있는 MVDK는 표준 USB3 구성 요소의 5-Gbit/s 기술을 기반으로 하며, 오늘날 가장 비용 효율적인 고속 카메라 설계를 가능하게 합니다. USB3 Vision IP Core 개발 키트는 GenICam과 완벽하게 호환되며 A3 인증을 받았습니다. 이

키트는 새 USB3 Vision 카메라 설계를 시작하는 가장 손쉬운 방법입니다. USB3 Vision 인터페이스는 Cypress FX3 USB3 칩을 사용하는 S2I가 설계한 FMC를 사용하여 구현됩니다.

GigE Vision 개발

GigE Vision 개발을 위해 제공되는 MVDK는 최대 10Gbps의 속도로 A3 GigE Vision 사양을 준수하는 카메라 및 호스트 애플리케이션의 설계를 지원합니다. 2.5Gbps, 5G 및 10Gbps 애플리케이션에는 S2I NBase-T FMC 모듈이 필요합니다.

Sony IMX 개발

S2I의 MVDK는 광범위하게 사용되는 고품질 CMOS 이미지 시리즈인 Sony의 IMX Pregius 센서 시리즈와 호환됩니다. S2I는 센서의 데이터를 읽고 제어할 수 있는 전용 IP를 통해 이러한 센서를 지원합니다. 참조 설계는 GigE Vision 호환 출력과 함께 IMX IP Core로 구성되어 있습니다.

MIPI CSI-2 개발

MIPI CSI-2 수신기 IP Core와 함께 제공되는 MVDK는 MIPI CSI-2 표준과 호환되고 광범위하게 사용되는 고품질 이미지를 사용한 카메라의 설계를 지원합니다. Sensor to Image의 IP Core는 센서의 데이터 읽기 및 제어를 지원합니다. 참조 설계는 GigE Vision 호환 출력과 함께 MIPI CSI-2 수신기 IP Core로 구성되어 있습니다.

자세한 내용은 www.euresys.com/s2i 참조

Sensor to Image GmbH - Lechtorstrasse 20 - 86956 Schongau - Germany - www.euresys.com/s2i

유럽 Euresys S.A. - sales.europe@euresys.com - 미국 Euresys Inc. - sales.americas@euresys.com - 아시아 Euresys Pte. Ltd. - sales.asia@euresys.com

일본 Euresys Japan K.K. - sales.japan@euresys.com - 중국 Euresys 상하이 및 선전 연락사무소 - sales.china@euresys.com

한국 Euresys 연락사무소 - sales.korea@euresys.com